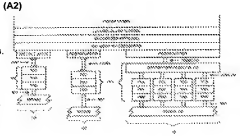
METHOD AND APPARATUS FOR A MULTI-GIGABIT ETHERNET ARCHITECTURE

Publication number: JP2003500899 (T)
Publication date: 2003-01-07
Inventor(s):
Applicant(s):
Classification:
- **international:** ***H04L12/28; H04L12/40; H04L12/413; H04L29/06;*** H04L29/08; **H04L12/28; H04L12/40; H04L12/407; H04L29/06;** H04L29/08; (IPC1-7): H04L12/28; H04L12/40
- **European:** H04L29/08
Application number: JP20000619163T 20000517
Priority number(s): US19990314782 19990519; WO2000US13584 20000517

Also published as:
WO0070827 (A2)
WO0070827 (A3)
US6873630 (B1)
EP1179248 (A2)
EP1179248 (B1)
more >>

Abstract not available for JP 2003500899 (T)
Abstract of corresponding document: **WO 0070827 (A2)**

An Ethernet architecture enables the transfer of data by striping individual frames across a plurality of logical channels, thus allowing operation at substantially the sum of the individual channel rates. A distributor within a sending entity's network interface distributes frame bytes in a round-robin fashion on the plurality of channels. Each mini-frame is separately framed and encoded for transmission across its channel. A receiving entity's network interface includes a collector for collecting multiple mini-frames and reconstructing the frame's byte stream. The first and last bytes of each frame and mini-frame are marked for ease of recognition. Multiple unique idle symbols may be employed for transmission during inter-frame gaps to facilitate the collector's synchronization of the multiple channels and/or enhance error detection. A maximum channel skew is specified, and each channel may be buffered with an elasticity proportional to the maximum skew so that propagation delay may be encountered between channels without disrupting communications.



(19)日本国特許庁（ＪＰ）　(12) **公表特許公報（Ａ）**　(11)特許出願公表番号
特表2003－500899
（P2003－500899A）
(43)公表日　平成15年１月７日(2003.1.7)

(51)Int.Cl.⁷	識別記号	ＦＩ		テーマコード（参考）
Ｈ０４Ｌ　12/28	２００	Ｈ０４Ｌ　12/28	２００Ｚ	５Ｋ０３２
12/40		12/40	Ｚ	５Ｋ０３３

審査請求　未請求　予備審査請求　有　（全 50 頁）

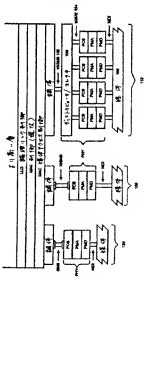
(21)出願番号　特願2000－619163(P2000－619163)
(86)（22)出願日　平成12年５月17日(2000.5.17)
(85)翻訳文提出日　平成13年11月16日(2001.11.16)
(86)国際出願番号　ＰＣＴ／ＵＳ００／１３５８４
(87)国際公開番号　ＷＯ００／０７０８２７
(87)国際公開日　平成12年11月23日(2000.11.23)
(31)優先権主張番号　０９／３１４，７８２
(32)優先日　平成11年５月19日(1999.5.19)
(33)優先権主張国　米国（ＵＳ）

(71)出願人　サン・マイクロシステムズ・インコーポレイテッド
Ｓｕｎ　Ｍｉｃｒｏｓｙｓｔｅｍｓ，　Ｉｎｃ．
アメリカ合衆国　カリフォルニア　95054，　サンタ　クララ，　ネットワーク　サークル　4150
(72)発明者　ムラー，　シモン
アメリカ合衆国　カリフォルニア　94086，　サニーベイル，　ラ　メサ　テラス　983，　アパートメント　ディー
(74)代理人　弁理士　山本　秀策

最終頁に続く

(54)【発明の名称】　複数ギガビットイーサネット（Ｒ）アーキテクチャの方法および装置

(57)【要約】
イーサネット（Ｒ）アーキテクチャは、複数の論理チャネルを介して個々のフレームをストライピングすることによってデータ転送を可能にする。それ故、実質的に個々のチャネルの合計速度での動作が可能になる。送信側エンティティのネットワークインターフェースにおけるディストリビュータは、フレームバイトをラウンドロビン方式で複数のチャネル上に分配する。それぞれのミニフレームは、それぞれのチャネルにわたる伝送のために別個にフレーム化およびエンコードされる。受信側エンティティのネットワークのインターフェースは、複数のミニフレームを収集し、フレームのバイトストリームを再構築するコレクタを含む。



【特許請求の範囲】

【請求項１】　複数のチャネルを介して、第１ネットワークエンティティから第２ネットワークエンティティに通信を伝送する方法であって、

第１ネットワークエンティティにて第２ネットワークエンティティに対する通信を受信する工程と、

該第１ネットワークエンティティを該第２ネットワークエンティティに連結する複数のチャネルのそれぞれを介して、同期化情報をブロードキャストする工程と、

該通信を複数の部分に分割する工程と、

ミニフレームとして該複数の部分のそれぞれをエンコードする工程であって、該ミニフレームのそれぞれが開始要素および終了要素を含む、エンコードする工程と、

第１ミニフレームを該複数のチャネルの第１チャネルで送信する工程と、

第２ミニフレームを該複数のチャネルの第２チャネルで送信する工程と、

を包含する、方法。

【請求項２】　前記通信は、前記複数のチャネルを介して、前記第２エンティティに１秒あたり１ギガビットより速いデータ速度で伝送される、請求項１に記載の方法。

【請求項３】　前記通信がイーサネット（Ｒ）フレームであり、該通信の複数の部分のそれぞれが１バイト以上を含む、請求項１に記載の方法。

【請求項４】　前記エンコードする工程が、

前記通信の第１部分の第１要素をパケットデリミッターの開始としてエンコードする工程と、

該通信の第２部分の第１要素をミニフレームデリミッターの開始としてエンコードする工程と、

を包含する、請求項３に記載の方法。

【請求項５】　前記通信の複数の部分のそれぞれが最小の数の前記プリアンブルバイトを含むことを確実にするために、前記分割する工程の前に前記イーサネット（Ｒ）フレームのプリアンブルバイトの数を増やす工程をさらに包含する

、請求項３に記載の方法。

【請求項６】　前記受信する工程が、１秒あたり１ギガビットより速いデータ速度で前記通信を伝達するように構成された第１インターフェースを介して、媒体アクセス制御モジュールから、ネットワークインターフェースデバイスの分配モジュールにて、通信を受信する工程を包含する、請求項１に記載の方法。

【請求項７】　前記第１ミニフレームを送信する工程は、前記通信の第１部分を第１物理的コーディングモジュールに第２インターフェースを介して転送する工程を包含し、

該第１物理的コーディングモジュールが該通信の第１部分を前記第１チャネル上で伝送するための一連のコードにエンコードするように構成される、請求項６に記載の方法。

【請求項８】　前記エンコードする工程が、

前記第１部分の第１要素が前記通信の第１要素である場合には、第１開始コードで該第１部分の第１要素をエンコードし、そうでない場合に、第２開始コードで該第１部分の第１要素をエンコードする工程と、

該第１部分の最後の要素が該通信の最後の要素である場合には、第１終了コードで該第１部分の最後の要素をエンコードし、そうでない場合には、第２終了コードで該第１部分の最後の要素をエンコードする工程と、

を包含する、請求項７に記載の方法。

【請求項９】　前記第２インターフェースが、前記第１部分を１秒あたり１ギガビットより速いデータ速度で伝達するように構成される、請求項７に記載の方法。

【請求項１０】　前記分割する工程が前記複数のチャネル間で前記通信の要素を割り当てる工程を包含する、請求項１に記載の方法。

【請求項１１】　前記複数のチャネルのそれぞれが別個の物理的通信リンクにまたがるように構成される、請求項１０に記載の方法。

【請求項１２】　前記複数のチャネルのそれぞれが共通の物理的通信リンクにまたがるように構成される、請求項１０に記載の方法。

【請求項１３】　前記第１ミニフレームおよび前記第２ミニフレームの開始

要素の一方が、前記通信の開始を示すように構成された第１開始記号であり、該第１ミニフレームおよび該第２ミニフレームの他の開始要素が、該通信の一部の開始を示すように構成された第２開始記号であり、

該第１ミニフレームおよび該第２ミニフレームの終了要素の一方が、該通信の終了を示すように構成された第１終了記号であり、該第１ミニフレームおよび該第２ミニフレームの他の終了要素が、該通信の一部の終了を示すように構成された第２終了記号である、請求項１に記載の方法。

【請求項１４】　前記ブロードキャストする工程が、前記第１チャネルおよび前記第２チャネル上で第１アイドル信号を伝送する工程を包含し、

前記方法が、最終ミニフレームの送信後に該第１チャネルおよび該第２チャネル上で該第１アイドル信号とは異なる第２アイドル信号を伝送する工程をさらに包含する、請求項１に記載の方法。

【請求項１５】　前記エンコードする工程が、

第１開始デリミッターで前記第１ミニフレームに相当する前記通信の第１部分の第１要素をエンコードする工程と、

第２開始デリミッターで前記第２ミニフレームに相当する該通信の第２部分の第１要素をエンコードする工程と、

を包含する、請求項１に記載の方法。

【請求項１６】　前記エンコードする工程が、

第１終了デリミッターで前記通信の前記第１部分の最後の要素をエンコードする工程と、

第２終了デリミッターで該通信の前記第２部分の最後の要素をエンコードする工程と、

をさらに包含する、請求項１５に記載の方法。

【請求項１７】　第２ネットワークエンティティにおいて第１ネットワークエンティティから、複数のチャネルを介して、通信を受信する方法であって、

該第１ネットワークエンティティを該第２ネットワークエンティティに連結する複数のチャネルのそれぞれを介して、第２ネットワークエンティティにて同期化情報を受信する工程と、

該複数のチャネルのそれぞれで、該第１ネットワークエンティティから該第２ネットワークエンティティへの通信のフレーム化された部分を受信する工程と、

該フレーム化された部分のそれぞれで開始要素および終了要素を検出する工程と、

該通信の該フレーム化された部分のそれぞれをデコードする工程と、

該デコードされ、フレーム化された部分から該通信を再セットみ立てする工程と、

を包含する、方法。

【請求項１８】　前記通信がイーサネット（Ｒ）フレームである、請求項１７に記載の方法。

【請求項１９】　前記デコードされ、フレーム化された部分のうちの任意の部分におけるバイトの数が、該デコードされ、フレーム化された部分の任意の他の部分におけるバイトの数と１より多く異なる場合に、エラーを示す工程をさらに包含する、請求項１８に記載の方法。

【請求項２０】　前記フレーム化された部分を受信する工程が、第１チャネルを介して前記第１ネットワークエンティティから第１伝送を受信する工程を包含し、

該第１伝送が、

通信の開始および通信の第１部分の開始とのうちの一方を示すように構成された第１信号と、

該通信の第１部分とを含む、請求項１８に記載の方法。

【請求項２１】　前記フレーム化された部分を受信する工程が、第２チャネルを介して前記第１ネットワークエンティティから第２伝送を受信する工程をさらに包含し、

該第２伝送が、

該通信の第２部分と、

該通信の終了の該通信の第２部分の終了との一方を示すように構成された第２信号とを含む、請求項２０に記載の方法。

【請求項２２】　前記複数のチャネルのそれぞれが共通の通信媒体にまたが

る、請求項１７に記載の方法。

【請求項２３】　前記複数のチャネルのそれぞれが別個の物理的媒体にまたがる、請求項１７に記載の方法。

【請求項２４】　前記再セットみ立てする工程が、前記通信の第１のデコードされ、フレーム化された部分の要素を該通信の第２のデコードされ、フレーム化された部分の要素と結合させる工程を包含する、請求項１７に記載の方法。

【請求項２５】　前記結合された要素を媒体アクセス制御モジュールに、該結合された要素を伝達するように構成された第１インターフェースを介して、１秒あたり１ギガビットより速いデータ速度で送信する工程をさらに包含する、請求項２４に記載の方法。

【請求項２６】　同期化情報を受信する工程が、前記通信のフレーム化された部分を受信する工程の前に前記複数のチャネルのそれぞれで第１アイドルコードを受信する工程を包含し、

該方法が、前記再セットみ立てする工程の後に、該複数のチャネルのそれぞれで第２アイドルコードを受信する工程をさらに包含する、請求項１７に記載の方法。

【請求項２７】　第１パケットを複数の通信チャネル上で分配するように構成されたディストリビュータと、

該第１パケットの第１サブセットを第１通信チャネル上で伝送するためにエンコードするように構成された第１物理的コーディングモジュールであって、該第１のエンコードされたサブセットが第１開始要素および第１終了要素を含む、第１物理的コーディングモジュールと、

該第１パケットの第２サブセットを第２通信チャネル上で伝送するためにエンコードするように構成された第２物理的コーディングモジュールであって、該第２のエンコードされたサブセットが第２開始要素および第２終了要素を含む、第２物理的コーディングモジュールと、

を含む、コンピュータシステムとネットワークとの間にインターフェースをとるネットワークインターフェースデバイス。

【請求項２８】　第２パケットを前記複数の通信チャネルを介して受信する

ように構成されたコレクタをさらに含むネットワークインターフェースデバイスであって、

前記第１物理的コーディングモジュールが、第３開始要素および第３終了要素を含む、前記第１通信チャネルを介して受信された該第２パケットの第１のエンコードされたサブセットをデコードするようにさらに構成され、

前記第２物理的コーディングモジュールが、第４開始要素および第４終了要素を含む、前記第２通信チャネルを介して受信された該第２パケットの第２のエンコードされたサブセットをデコードするようにさらに構成される、請求項２７に記載のネットワークインターフェースデバイス。

【請求項２９】 クロック信号の両端で同期化する際に、前記ディストリビュータおよび前記コレクタと媒体アクセス制御モジュールとの間に１秒あたり１ギガビットより速いデータ速度でインターフェースをとるように構成された、第１インターフェースと、

第２インターフェースのセットとであって、該第２インターフェースのそれぞれが、第２クロック信号の両端と同期化する際に、該ディストリビュータおよび該コレクタと前記物理的コーディングモジュールの１つとの間に１秒あたり１ギガビットより速いデータ速度でインターフェースをとるように構成された、第２インターフェースのセットと、

をさらに備える、請求項２７に記載のネットワークインターフェースデバイス。

【請求項３０】 前記第１インターフェースが、前記第２インターフェースのセットの動作速度の合計とほぼ同等のデータ速度で動作するように構成された、請求項２９に記載のネットワークインターフェースデバイス。

【請求項３１】 前記第１インターフェースが、１秒あたり約１０ギガビットのデータ速度で動作するように構成された、請求項２９に記載のネットワークインターフェースデバイス。

【請求項３２】 前記通信チャネルのそれぞれを介して受信された前記第２パケットのバイト数を比較するように構成された、エラー検出器をさらに含み、

該通信チャネルの１つで受信された該第２パケットのバイトの数が、該通信チャネルのうちの第２のチャネルを介して受信された該第２パケットのバイト数と

１バイトより多く異なる場合に、該エラー検出器がエラーを示すようにさらに構成される、請求項２８に記載のネットワークインターフェースデバイス。

【請求項３３】 コンピュータによって実行される場合、第１ネットワークエンティティから第２ネットワークエンティティに複数のチャネルを介して通信を分配する方法をコンピュータに実施させる命令を格納するコンピュータ読み出し可能な記憶媒体であって、該方法が、

該第１ネットワークエンティティにて該第２ネットワークエンティティのための通信を受信する工程と、

該第１ネットワークエンティティを該第２ネットワークエンティティに連結させる複数のチャネルのそれぞれを介して同期化情報をブロードキャストする工程と、

該通信を複数の部分に分割する工程と、

該複数の部分のそれぞれをミニフレームとしてエンコードする工程であって、該ミニフレームのそれぞれが開始要素および終了要素を含む、工程と、

第１ミニフレームを該複数のチャネルの第１チャネルに送信する工程と、

第２ミニフレームを該複数のチャネルの第２チャネルに送信する工程と、

を包含する、コンピュータ読み出し可能な記憶媒体。

【請求項３４】 コンピュータによって実行される場合、第２ネットワークエンティティにおいて第１ネットワークエンティティから複数のチャネルを介して通信を受信する方法をコンピュータに実施させる命令を格納するコンピュータで読み出し可能な記憶媒体であって、該方法が、

該第２ネットワークエンティティにて、該第１ネットワークエンティティを該第２ネットワークエンティティに連結させる複数のチャネルのそれぞれを介して同期化情報を受信する工程と、

該複数のチャネルのそれぞれで、該第１ネットワークエンティティから該第２ネットワークエンティティへの通信のフレーム化された部分を受信する工程と、

前記フレーム化された部分のそれぞれで開始要素および終了要素を検出する工程と、

該通信の該フレーム化された部分のそれぞれをデコードする工程と、

該デコードされ、フレーム化された部分から該通信を再セットみ立てする工程と、

を包含する、コンピュータ読み出し可能な記憶媒体。

【発明の詳細な説明】

【０００１】

（背景）

本発明は、コンピュータシステムおよびネットワークの分野に関する。より詳細には、高速のデータ転送でコンピュータシステムまたはその他のデバイスとイーサネット（Ｒ）ネットワークとの間にインターフェースをとる方法と装置が提示される。

【０００２】

コンピュータシステムは主に、愛好家および専門家の興味の対象であったものから、人口の大半にとって不可欠なツールに発展してきた。コンピュータシステムの数および能力双方の増大に伴い、コンピュータシステム間で通信を行う必要性も増え続けている。周辺機器を共有し、電子メールを配信する初期の使用から、
今日流通したアプリケーションおよびクライアント／サーバアーキテクチャの使用まで、コンピュータ通信を配信するネットワークは、サイズおよび範囲において急速に発展してきている。

【０００３】

１つの特別なネットワークアーキテクチャであるイーサネット（Ｒ）は、ネットワーク伝送速度が急激に増加しても、多くのコンピュータ環境で優位のままである。かつては１０Ｍｂｐｓの通信速度が高速イーサネット（Ｒ）ローカルエリアネットワーク（ＬＡＮ）の標準であったが、今日では１００倍高速な（すなわち、１Ｇｂｐｓ）イーサネット（Ｒ）ネットワークを入手およびインストールすることが可能である。特に、ＩＥＥＥ（Ｉｎｓｔｉｔｕｔｅ ｏｆ Ｅｌｅｃｔｒｉｃａｌ ａｎｄ Ｅｌｅｃｔｒｏｎｉｃｓ Ｅｎｇｉｎｅｅｒｓ）８０２．３規格は、そのようなネットワークの許容データリンクプロトコルを詳細に規定している。

【０００４】

ちょうど今日の高速なネットワークに対する明らかに必要であったように、さらに高速な伝送速度を有するネットワークが利用可能になれば直ちに実施される

ことは疑いない。現在１Ｇｂｐｓ（およびより低速な）ネットワーク上で通信するコンピュータシステムおよびアプリケーションと同様、新たなコンピュータシステムおよびアプリケーションが、Ｇｂｐｓの何倍もの速度で動作するネットワークを有意義に利用することは確実であり得る。より高いバンド幅を好む可能性が高い所定のタイプの動作は、大容量のデータを必要とするか、または生成する、マルチメディア、データベース、モデリング、およびその他の分野を含む。

【０００５】

例えば、コンピュータシステム「クラスタ」およびその他のよく相互接続されるコンピュータシステムは、より高速な通信速度から大きな利益を受ける。特に、そのようなクラスタにおける計算および動作はしばしば、複数のエンドノード間で共有または分配されるため、迅速なネットワーク通信を所望する度合いは、ノードの内部動作速度（例えば、クラスタメンバーのＣＰＵが内蔵メモリと通信する速度）によってのみ制限され得る。これらのタイプのネットワークを移行する通信はしばしば、（例えば、相対的に優先度低のユーザレベルではなく）優先度高のシステムレベルで実施されるため、通信が高速で伝達されればされるほど、システムがユーザアクティビティに充てなければならない時間が多くなる。

【０００６】

ＭＡＮ（Ｍｅｔｒｏｐｏｌｉｔａｎ Ａｒｅａ Ｎｅｔｗｏｒｋ）、ＷＡＮ（Ｗｉｄｅ Ａｒｅａ Ｎｅｔｗｏｒｋ）またはＲＡＮ（Ｒｅｇｉｏｎａｌ Ａｒｅａ Ｎｅｔｗｏｒｋ）など、クラスタまたはＬＡＮ以外のネットワークで動作するアプリケーションもまた、増加した伝送速度から利益を受け得る。しかしながら、これらのタイプのネットワークでは、アプリケーションは、例えばコンピュータクラスタ内のアプリケーションより、ずっと長い距離を介して通信を行う。

【０００７】

それ故、１Ｇｂｐｓより速い伝送速度で動作可能なネットワークアーキテクチャが必要である。特に、インターフェースが１Ｇｂｐｓより速い速度でネットワークトラフィックを伝えることができるような、コンピュータシステムまたはその他のネットワークエンティティをネットワークにインタフェースする手段が必

要である。イーサネット（Ｒ）プロトコルを利用するネットワークおよびネットワークコンポーネントの多さ、ならびにプログラマ、開発者および設計者のこの技術の普及度のために、イーサネット（Ｒ）を用いるネットワークを実施することは非常に有益である。１Ｇｂｐｓより速く動作するイーサネット（Ｒ）ネットワークインターフェースは、好適には、すべてではないにしても、ほとんどの既存のイーサネット（Ｒ）インプリメンテーションと互換性を有する。インターフェースは好適には、短い距離を介して動作し得るコンピュータクラスタ、およびより長く、地域にさえもわたる距離で動作するネットワークなどの環境に適する。

【０００８】

（要旨）

本発明の１実施形態において、コンピュータシステムまたはその他のネットワークエンティティとイーサネット（Ｒ）ネットワークとの間にインターフェースをとり、そして１秒あたり複数ギガビットでデータをエンティティ間で伝送する、システムおよび方法が提供される。

【０００９】

本実施形態におけるイーサネット（Ｒ）ネットワークは、事実上あらゆるタイプの媒体（例えば、ファイバ、ワイヤ）からなる１つ以上の物理的リンクを含む。しかしながら、例えば、おそらく低速通信で動作する場合を除いては、通信が動作の全二重モードでのみ実施されるように、ネットワークが専用モードで動作する。

【００１０】

ネットワーク上で通信を取り交わすネットワークエンティティはそれぞれ、通信をネットワークへ挿入しネットワークから取り外すネットワークインターフェースをセットみ込む。本発明の１実施形態におけるネットワークインターフェースは、１つ以上の集積回路、プリント基板、ソフトウェアモジュールなどを含み得る。

【００１１】

通信が第１ネットワークエンティティによって、ネットワークを介して伝送さ

れるとき、そのインターフェースは通信を複数の論理チャネルに分割する。それぞれのチャネルは、別個の光ファイバまたは有線ケーブルなどの異なる物理的リンクを、あるいは動作の波形分割多重伝送方式（ＷＤＭ）モードを採用したファイバなどの共通物理的リンクを、移行（ｔｒａｎｓｉｔ）し得る。受信側エンティティにおけるネットワークインターフェースは、複数チャネルを受信して、エンティティに転送するためにこれらの複数チャネルを再セットみ立てする。

【００１２】

本発明の１実施形態において、通信は動作の媒体アクセス制御（ＭＡＣ）層より低いポイントにおいて、複数チャネルにわたる伝送のために分割される。それ故、本実施形態において、通信のそれぞれのフレームまたはパケットの個々のバイトは、分離され、ラウンドロビン方式でチャネルのうちの１つを介して送信される。イーサネット（Ｒ）ネットワークを介した通信の伝送速度は、それ故、それぞれのチャネルの速度合計に近似する。本発明のある特定の実施形態において、４つの論理チャネルが採用される。ここでそれぞれのチャネルは、通信に１０Ｇｂｐｓの伝送速度を維持するために、約２．５Ｇｂｐｓで動作する。

【００１３】

例えば、イーサネット（Ｒ）フレームのそれぞれのミニフレーム（すなわち、１チャネルによって運搬されるフレーム部分）は、他のミニフレームのサイズ、プラスマイナス１バイトに等しい。これは、フレームの伝送または受信におけるエラーを検出する容易な方法を提供する。さらに、フレームのシーケンシングは、フレーム間の期間（例えば、パケット間ギャップまたはＩＰＧ）を表す複数の異なるコードまたは記号を提供することによって実施され得る。このフレームのシーケンシングの方法を用いて、受信側エンティティは、いずれのコードまたは記号がそれぞれのギャップの間に受信されるかをモニタリングすることによって、複数チャネルの同期を取り得る。

【００１４】

本発明の１実施形態において、ネットワークインターフェースの受信において、それぞれのチャネルに対するバッファが維持される。バッファのサイズは予測されるチャネルのスキュー（例えば、チャネルをわたる伝搬時間の差）の最大量

に比例し得る。

【００１５】

（詳細な説明）

以下の記載は、すべての当業者が本発明を作成および使用することを可能とするために提示され、本発明の特定の用途および必要条件のコンテキストにおいて提供される。開示された実施形態の種々の変形例が、当業者に理解され、本明細書で規定される概括的な原理は、本発明の精神および範囲から逸脱することなく、他の実施形態および用途に適用され得る。それ故、本発明は例示の実施形態に限定されるものではなく、本明細書に開示される原理および特徴と一致する最も広い範囲が与えられる。

【００１６】

特に、高速イーサネット（Ｒ）ネットワークインターフェースを実施する装置および関連の方法が提供される。そのようなインターフェースは、例えば、イーサネット（Ｒ）ネットワークに連結されたコンピュータシステムまたは他の通信デバイスに適する。通信デバイスが連結されるイーサネット（Ｒ）ネットワークの構築に関して、本発明が制限されないことを当業者は理解する。あるネットワークエンティティから別のネットワークエンティティに信号を配信する他の手段が適しているのと同様、１つ以上の光ファイバまたは導電体から構築されたネットワークも、適している。

【００１７】

本発明の本実施形態が実施されるプログラム環境は、例えば、汎用コンピュータ、または手持ち式のコンピュータなど専用デバイスをセットみ込む。そのようなデバイス（例えば、プロセッサ、メモリ、データ記憶装置およびディスプレイ）の詳細は、周知であるから、明瞭にするためここでは省略される。

【００１８】

また、本発明の技術が、種々の技術を使用して実施され得ることが理解されるべきである。特に、本明細書において記載される方法は、コンピュータシステム上で動作するソフトウェアにおいて実施されてもよいし、マイクロプロセッサのセット合せ、またはその他の特別に設計された特定用途集積回路、プログラマブ

ル論理デバイス、またはこれらの種々のセット合せのいずれかを使用したハードウェアにおいて実施してもよい。本発明の形態または範囲をまったく制限しない、単なる１実施例として、本明細書に記載される方法は、搬送波、ディスクドライブまたはコンピュータで読み出し可能な媒体などの記憶媒体に存在する一連のコンピュータで実行可能な命令に関連して実施され得る。搬送波の例示的形態は、デジタルデータストリームを、ローカルネットワークまたはインターネットなどの一般にアクセス可能なネットワークに沿って伝達する、電気信号、電磁信号または光信号の形態を取り得る。

【００１９】

本発明の１実施形態において、１Ｇｂｐｓより速いデータ転送速度で、コンピュータシステムをイーサネット（Ｒ）ネットワークに接続するインターフェースが記載される。本実施形態のある具体的な実施例において、ネットワークインターフェースは、約１０Ｇｂｐｓの速度でイーサネット（Ｒ）ネットワークと通信を取り交わす。

【００２０】

本実施形態において、イーサネット（Ｒ）ネットワークはコンピュータシステムと専用の構成を有する別のネットワークエンティティ（例えば、ルータ、スイッチ、別のコンピュータ）との間の通信を配信する。言い換えると、本実施形態と互換性のあるイーサネット（Ｒ）ネットワークは、動作の全二重モードにおけるエンティティ間の通信を伝達する専用媒体として動作する。

【００２１】

本実施形態は、あるネットワークエンティティから別のネットワークエンティティへと方向付けられたデータストリームを、複数の論理チャネルに分割またはストライピングすることによって、高速データ通信速度（例えば、１０Ｇｂｐｓ）を実現する。論理チャネルは、１つ以上の物理的リンクによって伝達され得る。例えば、単一の物理的リンクは、導電体または光導体上で論理チャネルを配信するために、周波数分割多重伝送方式（ＦＤＭ）または波形分割多重伝送方式（ＷＤＭ）を使用するように構成され得る。あるいは、２つ以上の別個の物理的導体が採用され得る。ある具体的な実施形態において、それぞれの論理チャネルは

、ファイバー束またはリボンの中の個々の光ファイバ線、または別個の無線信号など、別個の物理的導体によって運搬される。

【００２２】

当業者にとって明白であるように、複数チャネルを介してデータストリームを分配またはストライピングすることで、データストリームは個々のチャネルの実質的合計で伝送され得る。

【００２３】

図１は、ＩＥＥＥ規格８０２．３イーサネット（Ｒ）仕様と関連して、本発明の１実施形態がいかに見られ得るかを示す。参照符号１３０は、物理的層における既存のギガビットイーサネット（Ｒ）規格仕様（すなわち、規格８０２．３、１９９８年度版、仕様の３５節に示される）を示す。既存のイーサネット（Ｒ）アーキテクチャにおいて、ギガビットＰＨＹ（物理的層デバイス）は、ギガビット媒体独立インターフェース（ＧＭＩＩ）によってネットワークモデルのより高い層に連結される。

【００２４】

図１はまた、参照符号１１０と１２０を付けた、本発明の実施形態を、アーキテクチャ１３０と即比較するに適した形態で示す。アーキテクチャ１３０と同様、これらの実施形態は、７層のＩＳＯ／ＩＥＣ参照モデルの物理的層で実施され得る。特に、「物理的分割」または「物理的セット合せ」のサブ層が、アーキテクチャ１１０のディストリビュータ／コレクタ１００を含むよう定義され得る。

【００２５】

以下の記載からより理解されるように、アーキテクチャ１１０は、複数チャネル上で、１つの通信を個々のチャネルの合計とほぼ同等の伝送速度で送信または受信するように構成される。一方、アーキテクチャ１２０は、アーキテクチャ１１０のほぼ総合的な速度で、１つの通信を１つのチャネル上で伝えるように構成される。

【００２６】

以下に記載されるように、アーキテクチャ１１０のディストリビュータ／コレクタ１００は、１つ以上の別個の要素を含み得る。特に、図１の実施形態におい

て、ディストリビュータ／コレクタ１００は、通信の部分を複数の論理チャネルを介して広めるために、接続されたコンピュータシステムから送信された通信の分配機能を実施する。しかしながら、通信を受信するとき、ディストリビュータ／コレクタ１００は、複数チャネルからデータを収集し、１つのデータストリームに再セットみ立てし、接続されたネットワークエンティティに（例えば、ＭＡＣあるいは媒体アクセス制御層またはサブ層を介して）伝える。

【００２７】

図１において、ディストリビュータ／コレクタ１００は、１０ＧＭＩＩ１０２によってＩＳＯ／ＩＥＣモデルの調停サブ層およびより高い層／サブ層に連結され、２ＧＭＩＩ１０４によって複数のＰＣＳ（物理的コーディングサブ層）に連結される。１０ＧＭＩＩ１０２と２ＧＭＩＩ１０４は、以下に記載するように、いくつかの局面でアーキテクチャ１２０のＧＭＩＩとは異なる。

【００２８】

アーキテクチャ１２０における物理的層デバイスは、１秒あたり複数ギガビットの情報を伝送および受信するために、より高速で動作しなければならないことを除けば、アーキテクチャ１３０のＰＨＹ（すなわち、物理的コーディングサブ層、物理的媒体付属、物理的媒体依存型）に相当するエンティティを含むように見られ得る。アーキテクチャ１１０のＰＨＹはまた、同様のエンティティ、およびディストリビュータ／コレクタ１００を含み得る。図１において、アーキテクチャ１１０は４つの別個のＰＨＹを含んでいるが、本発明の別の実施形態において任意の数が実施され得る。以下でより詳細に記載されるように、ＰＨＹの数は、本発明の１実施形態にしたがった、高速イーサネット（Ｒ）インターフェースデバイスによって採用される論理チャネルの数の決定における要因であり得る。

【００２９】

アーキテクチャ１３０と同様、ＰＨＹの完全な詳細が、アーキテクチャ１１０および１２０に示され得ない。特に、（図１には描かれないが）アーキテクチャ１３０におけるＰＣＳとＰＭＡ（物理的媒体付属）との間でエンコードされたデータを配信するＴＢＩ（１０ビットインターフェース）はまた、以下に記載されるように、アーキテクチャ１１０と１２０において対応部分を有する。

【００３０】

媒体１０６は、上述されたように、それぞれのＰＨＹに連結された１つの物理的通信媒体からなってもよいし、またはそれぞれが異なるＰＨＹに連結された、複数の別個の信号導体を含んでもよい。媒体１０６は、そのトポロジーがイーサネット（Ｒ）プロトコルと互換性を有し、以下に記載する本発明の種々の実施形態において規定される速度で信号を伝達することが可能なように、選択される。

【００３１】

例示の実施形態において、１０ＧＭＩＩ１０２および各２ＧＭＩＩ１０４の設計および動作は、ＩＥＥＥ８０２．３規格に記載されるＧＭＩＩの全二重サブセットに基づく。図１に示される実施形態の動作中、ディストリビュータ／コレクタ１００は、媒体アクセス制御（ＭＡＣ）層から１０ＧＭＩＩ１０２を介して１Ｇｂｐｓより速い速度で（例えば、例示の実施形態においては約１０Ｇｂｐｓまで）、フレームまたはパケットを受信する。同様に、ディストリビュータ／コレクタ１００は、逆の方向に動作して、同じ転送速度で再構築されたフレームをＭＡＣ層に提供する。この伝送速度は、ディストリビュータ／コレクタ１００をそれぞれのＰＣＳに接続する２ＧＭＩＩインターフェースを介して、データが転送される速度の合計とほぼ同等である。それ故に、図１において、各２ＧＭＩＩは約２．５Ｇｂｐｓの速度で動作し得る。

【００３２】

「フレーム」および「パケット」という用語は、本明細書において交換可能に使用され得、概して、物理的層デバイス内のＭＡＣ層から受信され、またはＭＡＣ層に送信される情報単位を示す。「ミニフレーム」または「ミニパケット」という用語は、複数のチャネルのうち１つを介して送信されるフレームの断片または一部を記載するために使用され得る。

【００３３】

図２は、本発明の１実施形態において、高速なイーサネット（Ｒ）インターフェースが、複数の論理チャネルを介してデータをストライピングすることを可能にするために、適したアーキテクチャのブロック図である。例示されたアーキテクチャは、複数の集積回路を介して、１つの集積回路またはＡＳＩＣ（特定用途

集積回路）内で、あるいは１つ以上のプリント基板または他の同様のコンポーネント内で、完全に実施され得る。さらに、図２に関連して記載されるアーキテクチャは、媒体独立型であることが意図される。これは、複数の物理的層デバイスが、金属、光学、無線、またはその他にかかわらず、任意のタイプのイーサネット（Ｒ）ネットワークに接続し得ることを意味する。

【００３４】

図２において、ＭＡＣ（媒体アクセス制御）モジュール２００は、高速イーサネット（Ｒ）インターフェースがインストールされるホストまたはクライアントコンピュータシステムの、物理的層とより高いネットワークプロトコル層との間の媒介として機能する。特に、ＭＡＣモジュール２００は、イーサネット（Ｒ）パケットを送受信し、より高いプロトコル層で動作するプロセスの代わりに、イーサネット（Ｒ）プロトコルを実行する。ネットワークインターフェースの分野の当業者は、ＭＡＣモジュール２００の設計、機能、動作に精通する。本発明の本実施形態におけるＭＡＣモジュール２００は、イーサネット（Ｒ）ネットワークの既存のＭＡＣサブ層と同様に動作し、本発明の１実施形態を実施するＭＡＣサブ層および／またはより高い層ならびにサブ層に必要な任意の変更は、以下の記載から当業者にとって明白である。

【００３５】

ＭＡＣモジュール２００は、１０ＧＭＩＩ２０２を介して、ディストリビュータ２０４およびコレクタ２０６に連結される。例示される実施形態において、１０ＧＭＩＩ２０２は、約１０Ｇｂｐｓのデータ速度で動作するように構成される。しかしながら、本発明の別の実施形態において、ＭＡＣモジュール２００とディストリビュータ２０４との間のインターフェース、およびＭＡＣモジュール２００とコレクタ２０６との間のインターフェースは、他の速度で動作するように構成され得る。特に、本発明の１実施形態において、このインターフェースを介する、実質的に１０Ｇｂｐｓより遅い速度の（例えば、１Ｇｂｐｓ、１００Ｍｂｐｓ、１０Ｍｂｐｓ、１Ｍｂｐｓ）情報の伝送を支えることによって、より低速なイーサネット（Ｒ）構成を支える。そのように低速で動作するとき、本発明の１実施形態は全二重動作に限定され得ない。本発明の実施形態は、１０ＧＭＩＩ

２０２および／または以下に記載されるその他のインターフェースを介する、データ転送の速度を上げることによって増強され得る。

【００３６】

図２の実施形態において、１０ＧＭＩＩ２０２は、それぞれの方向に３２本のデータラインを含み、ＭＡＣモジュール２００に、またはＭＡＣモジュール２００から一度に４バイトを運搬し得る。それ故、１０Ｇｂｐｓを配信するためには、３１２．５２ＭＢｄの通信速度が必要である。両端が使用される、１５６．２６ＭＨｚで動作中のクロック信号は、必要なデータ転送速度を可能にする。同じクロック基準信号が、以下に記載される１つ以上のその他のインターフェースについて使用され得るか、または複数のクロックが採用され得る。

【００３７】

ディストリビュータ２０４は、ホストコンピュータシステムから、媒体２９０に連結された別のエンティティに向けられたイーサネット（Ｒ）フレーム（例えば、パケット）上で動作する。逆方向に伝わるデータトラフィックについては、コレクタ２０６は、ユーザまたはホストコンピュータシステム上で動作するアプリケーション（例えば、プログラム、プロセス）のネットワークエンティティから受信したイーサネット（Ｒ）フレームを受信および再セットみ立てする。

【００３８】

特に、ディストリビュータ２０４は、ホストコンピュータシステムとネットワークエンティティ間で確立された複数の論理チャネルを介して、ＭＡＣモジュール２００から受信した各フレームを分割または割り当てる。受信側エンティティ上のコレクタと共に動作する、ディストリビュータ２０４は、イーサネット（Ｒ）フレームまたはパケットが、個々のチャネルのいずれよりも速い速度で、フレームをエンティティに伝達するために、複数のイーサネット（Ｒ）チャネルを介してストライピングされることを可能とする。

【００３９】

媒体２９０から受信されたトラフィックについて、コレクタ２０６は、複数のチャネルを介してストライピングされた各フレームを再構築する。本実施形態において、フレームストライピングがデータリンクレベルより下で起こるため、Ｍ

ＡＣモジュール２００は、現在構成されているものより高速でフレーム要素（例えば、バイト）を送受信する能力以外には、動作においてはほとんど変更を必要とし得ない。しかしながら、本発明の別の実施形態において、ＭＡＣモジュール２００および／または適用可能なネットワークプロトコルスタックにおいてより高いその他の層またはサブ層のさらなる改変が必要であり得る。

【００４０】

フレーム要素が複数チャネル間で分散または割り付けられる様態、およびフレームが再構築される様態は以下のセクションにおいて詳細に記載される。しかしながら、要約すると、個々のフレーム要素（例えば、バイト）は、複数（例えば、図２において示される実施形態においては４つ）の論理チャネル間でラウンドロビンに基づいて分配される。それ故、それぞれのチャネルは、１つの「ミニフレーム」または「ミニパケット」を運搬し、そのコンテンツは、受信側エンティティにてその他のミニフレームのコンテンツと再結合される。

【００４１】

別のタイプのインターフェースがまた、図２に示され、そのうちの第１のタイプのインターフェースが２ＧＭＩＩ２０８ａとして示される。本発明の特定の実施形態において、このインターフェースの構成は、コンピュータシステムにとって利用可能な論理チャネルの数によって決定され得るか、またはその数を決定し得る。例えば、２ＧＭＩＩインターフェースは、各方向に８本のデータラインを含み、ディストリビュータ２０４および／またはコレクタ２０６を、１つの物理的層デバイスまたは物理的コーディングサブ層（ＰＣＳ）に連結する。結合された２ＧＭＩＩが１０ＧＭＩＩ２０２と同じデータ量を配信するために、２ＧＭＩＩ２０８ａを含む各２ＧＭＩＩが、１０ＧＭＩＩ２０２と同じ通信速度で動作してもよい。１０ＧＭＩＩ２０２（例えば、１５６．２５ＭＨｚ）によって使用される同じクロック周波数が、再度両端でサンプリングされ、必要な３１２．５２ＭＢｄ通信速度を達成するために使用され得る。したがって、この実施形態の動作中、各２ＧＭＩＩは、１０ＧＭＩＩ２０２上で運搬される情報の約１／Ｎを運搬し得る。ここでＮはチャネル数である。４つの論理チャネルが示される例示された実施形態において、２ＧＭＩＩ２０８ａおよびその他の２ＧＭＩＩは、それ

ぞれ、各方向に約２．５Ｇｂｐｓを配信する。

【００４２】

本発明の１実施形態において、１０ＧＭｉｉ２０２の最適なデータ転送速度を可能にするためには、各２ＧＭＩＩが最高の効率またはほぼ最高の効率で（例えば、約２．５Ｇｂｐｓで）動作することが必要である。したがって、２ＧＭＩＩ２０８ａまたは別の２ＧＭＩＩが、データ連搬を止めるかまたは低下した方式で動作する場合には、本実施形態を採用するイーサネット（Ｒ）インターフェースは、動作を止め、エラー回復プロシージャに入るか、またはその他の診断措置または修正措置を取り得る。しかしながら、本発明の別の実施形態において、ディストリビュータ２０４およびコレクタ２０６は、（例えば、１つ以上の論理チャネル上でのデータ交換を停止することによって）より少ない論理チャネルを使用するように、動作を変更し得る。そうでない場合には、（例えば、１つ以上の論理チャネル上でのデータ交換を遅くすることによって）動作速度を減速させる。

【００４３】

複数ＰＣＳモジュール（参照符号２１０ａ～２１０ｄによって示される）は、既存のギガビットイーサネット（Ｒ）インプリメンテーションと実質的に同じ様態でイーサネット（Ｒ）フレーム要素のコーディングを実施する。図２に示されるように、１つのＰＣＳモジュールは、ディストリビュータ２０４およびコレクタ２０６に接続されたそれぞれの論理チャネルにセットみ込まれる。本発明の例示された実施形態において、ＰＣＳモジュールは、現在のＩＥＥＥ８０２．３ギガビットイーサネット（Ｒ）規格と同様に８Ｂ／１０Ｂコーディングを実施する。それ故、ディストリビュータ２０４から受信されたそれぞれのバイトは、ＰＣＳモジュールによって、ネットワーク２９０を介して続いて合図される１０ビットコードに変換される。受信側エンティティにおいて、ＰＣＳモジュールはチャネル上で受信したミニフレームをデコードし、取り戻されたバイトをコレクタに提供する。

【００４４】

ＰＣＳモジュール２１０ａ～２１０ｄは、シリアライザ／デシリアライザ（Ｓｅｒｉａｌｉｚｅｒ／Ｄｅｓｅｒｉａｌｉｚｅｒｓ）（ＳＥＲＤＥＳ）に連結さ

れる。ここでＳＥＲＤＥＳは、物理的媒体付属（ＰＭＡ）デバイスと考えられ得、参照符号２１４ａ～２１４ｄによって示される。ＰＣＳモジュール２１０ａ～２１０ｄは、既存のギガビットイーサネット（Ｒ）アーキテクチャから調節され得る１０ビットインターフェースによって、ＳＥＲＤＥＳに連結される。しかしながら、例えば、新たな１０ビットインターフェース（その中の１つが図２の２ＴＢＩ２１２ａとして示される）が、１０ＧＭＩＩ２０２および２ＧＭＩＩ２０８ａと同じ通信速度およびクロック速度を有し、既存のギガビットイーサネット（Ｒ）アーキテクチャのＴＢＩの約２．５倍の速度で動作するよう構成される。別の実施形態において、イーサネット（Ｒ）インターフェースは本明細書に記載される伝送速度ぐらいの伝送速度で動作し、これにしたがい１０ＧＭＩＩ２０２、２ＧＭＩＩ２０８ａおよび２ＴＢＩ２１２ａの通信速度も変更され得る。図２の実施形態において、それぞれのＳＥＲＤＥＳは、おそらくＰＭＤ（物理的媒体依存型）モジュールを介して、媒体依存型インターフェース（ＭＤＩ）によって、適したイーサネット（Ｒ）通信媒体に連結される。

【００４５】

前に記載したように、本発明の１実施形態は、複数の論理チャネルを介してデータをストライピングすることによって高速のデータ転送速度（例えば、約１０Ｇｂｐｓ）を達成する。しかしながら、本発明の実施形態はまた、個々のチャネルを介して通信する高速のイーサネット（Ｒ）インターフェースと互換性を有する。しかしながら、必然的に、そのような個々のチャネルは、協同的に動作する複数のチャネルより高速のデータ転送で動作しなければならない。

【００４６】

したがって、図２はまた、例示された実施形態がＰＣＳ２５０と協同するように拡張されて、複数の論理チャネルではなく単一のチャネルを介して媒体２９２と通信し得ることを示す。特に、ＰＣＳ２５０は、１０ＧＭＩＩを介してＭＡＣモジュール２００に連結され、１０Ｇｂｐｓを交換するために必要な速度で動作する適切なインターフェース上でＳＥＲＤＥＳ２５４と通信する。ＳＥＲＤＥＳ２５４は動作の単一チャネルモードに必要な速度で動作するＭＤＩを介して、媒体２９２に連結される。

【００４７】

当業者であれば理解するように、複数のチャネルにわたるデータのストライピングが、ネットワークプロトコルスタックの異なるレベルにて実施され得る。例えば、（例えば、８０２．３リンク集合と同様）ＭＡＣ層の上で実施される場合、複数ネットワーク「フロー」または「会話」が分配且つ収集される必要があり、現在のイーサネット（Ｒ）インプリメンテーションに使用されるネットワークインターフェースハードウェアのほとんどすべてが複製される必要がある。さらに、そのような「フローストライピング」中の個々のフローの速度は、個々のチャネルの速度に制限される。

【００４８】

対照的に、本明細書において記載される本発明の１つ以上の実施形態は、ネットワークプロトコルスタックのより低いレベルでのネットワークデータのストライピングを実施する。特に、図２の実施形態において、ネットワークデータが複数の論理チャネルを介して分岐する、（その後宛て先で再セットみ立てされる）ポイントは、ＭＡＣ層の下（例えば、物理的層内）に位置する。これらの実施形態において、ストライピングは、個々のＭＡＣフレームまたはパケットのコンテンツでなされるため、物理的層のリソースのみが複製される必要がある。

【００４９】

複数チャネルを介してデータストリームをストライピングすることの利点の１つは、受信側エンティティのバッファ必要条件が減少することである。特に、それぞれのチャネルは、データストリームの断片のみを受信し、そのチャネルと他のチャネルとの同期を取るに必要な程度だけ、バッファされればよい。また別の利点は、本発明の１実施形態によって達成された高速化した伝送速度が、それぞれの個々のチャネルにおいて採用される少しずつの向上によって可能になることである。すなわち、１ＧｂｐｓのＲわりに１０Ｇｂｐｓで実行するように、すべてのインターフェース要素の動作能力を増大させるのではなく、ほとんどの要素は１０Ｇｂｐｓの分数でデータを処理することが可能であることしか必要としない。

【００５０】

以下に記載の本発明の１つ以上の実施形態は、４つの論理チャネルを利用して、専用イーサネット（Ｒ）媒体を介して通信する。当業者は、これらの実施形態が、より多いチャネルまたはより少ないチャネルを使用するためにはいかに変更され得るかを容易に認識する。任意の複数のチャネル、すなわち２つ以上のチャネルの使用は、本発明の別の実施形態において考慮に入れられる。しかしながら、例えば、４つのチャネルの場合、それぞれのチャネルは約３．１２５ＧＢｄの通信速度で動作し得、全体のデータ転送速度が１０Ｇｂｐｓに達することを可能にする。

【００５１】

本発明の本実施形態において、複数のチャネル間の最大のスキュー（例えば、伝搬の遅れ）が特定される必要がある。スキューは相対的に大きくてもよいし小さくてもよいが、何らかの最大値が特定されなければならない。最大のスキューの予測を特定することによって、本実施形態は、以下に記載されるように、動作中に生じる実際のスキューが特定されたスキューより大きくならない限りは、適切に動作するように構成され得る。当業者であれば、適切な最大のスキューが、複数の論理チャネルにわたって生じる伝搬の遅れの差異、および／または論理チャネルが運搬されるリンクの異なる物理的または動作特徴を確認することによって決定され得ることを認識する。

【００５２】

特定された最大のスキュー値で動作することの１つの利点は、データを第２ネットワークエンティティに送信する第１ネットワークエンティティのディストリビュータが、受信側エンティティで生じるスキューを考慮する必要がないことである（すなわち、受信側エンティティは「開ループ」として動作し得る）。受信側エンティティにおいて、バッファは１つ以上のチャネルに適用され得、実際のスキューを相殺する。バッファ量は、特定された最大のスキューに比例し得る。当業者であれば理解するように、最大のスキューの予測がネットワークセグメントの所望の長さから得られるか、または測定され得る。あるいは、特定の所望の最大のスキュー値は、ネットワークセグメントの最大の長さを決定し得る。

【００５３】

本発明の１実施形態において、ディストリビュータ（例えば、図２のディストリビュータ２０４）は、ＭＡＣモジュールまたは層からのバイトのストリーム（例えば、フレーム）を受け入れ、ラウンドロビン方式で個々のバイトをサブストリーム（例えば、ミニフレーム）に分配する。図２の実施形態に示されるように、４つのチャネルは、４バイト幅（ｗｉｄｅ）の１０ＧＭＩＩで実施され得る。したがって、ディストリビュータが４バイトを受信する毎に、１バイトが各チャネルに提出される。この様態では、イーサネット（Ｒ）フレームは、異なるチャネルにわたる伝送のために、４つのミニフレームに分割される。

【００５４】

フレームの伝送は、４つのチャネルのいずれで開始してもよいが、その後はフレームのバイトがラウンドロビン方式で分配される。すなわち、フレームの第１バイトは、チャネルＸに送信され得るが、その後チャネルＸはさらに、５、９、１３バイトなどを運搬し得、その次の順序のチャネルは、２、６、１０バイトなどを運搬し得る。ちょうどフレームが任意のチャネルで開始し得るのと同様に、フレームが終了するチャネルは、フレームの長さによって決定される。本実施形態において、イーサネット（Ｒ）のフレーミング特徴が維持され、必要に応じて以下に記載されるように補足され得る。

【００５５】

受信側エンティティにおいて、コレクタは連続的にそれぞれのチャネルをモニタリングし、パケット間のアイドル期間中に受信した順序付け情報を使用して、チャネルの同期を取ることを試みる。すべてのチャネルの同期が取られ、コレクタがすべてのチャネル上の同じフレームからミニフレームを受信するようになるまで、コレクタはアイドル状態をＭＡＣモジュールまたは層に報告する。いったんチャネルの同期が取られ、同じパケットに属するデータを送達し始めると、コレクタは、またラウンドロビン方式で、それぞれのチャネルから１度に１バイトを受け取り、バイトを再セットみ立てし、バイトストリームをＭＡＣに転送する。以下に記載されるように、それぞれのフレームおよびミニフレームの最初および最後のバイトは、容易に認識されるように印付けされる。

【００５６】

すでに記載されたように、バッファは各チャネルのために採用され得、そしてチャネル間で予測される最悪のスキューに比例したサイズであり得る。それ故、実際のスキューが、バイト、いくつかのバイトの伝送または伝搬時間、あるいはミニーフレーム全体の伝送または伝搬時間までも超える場合であっても、コレクタは依然首尾よくパケットを再セットみ立てし得る。

【００５７】

フレームが複数のチャネルを介して分配される様態（例えば、１バイトずつ）のため、それぞれのミニフレームは、本実施形態において元のフレームの約４分の１からなる。これによって、受信側エンティティにおけるエラー検出の一意的な方法が可能となる。特に、カウンタが、特定のフレームについてそれぞれのチャネル上で受信されたバイト数を数えるために使用され得る。あるチャネル上で受信されたバイト数が、他のチャネル上で受信されたバイト数より１より多く異なる場合、エラーが起こったと判定され得る。例えば、ＭＡＣに無効なフレームの受信を通知することによって、エラー訂正が次いで開始され得る。

【００５８】

ディストリビュータからＰＣＳが受信したそれぞれのミニフレームは、完全なギガビットイーサネット（Ｒ）パケットが従来のギガビットイーサネット（Ｒ）インプリメンテーションにおいてフレームそしてエンコードされた方法と同様の様態で、「フレーム」およびエンコードされる。特に、本発明の１実施形態において、ＰＣＳモジュールは、８Ｂ／１０Ｂコーディング方式を適用して、ディストリビュータまたは物理的リンクのそれぞれから受信されたそれぞれのデータサブストリームをエンコードまたはデコードする。その他のコーディング方式（例えば、４Ｂ／５Ｂ、ＮＲＺＩなど）は、本発明の別の実施形態において使用され得る。しかしながら、本実施形態のアーキテクチャのために、いくつかの改変がコーディング方式にとって必要であるかもしれない。

【００５９】

例えば、４つのチャネル間でフレームバイトのラウンドロビン分配を行うことによってあるチャネルは、フレームのプリアンブルフィールド（通常長さが７バイトである）から１バイトしか受信しないことになる。特に、既存のイーサネッ

ト（Ｒ）アーキテクチャにおいて、それぞれのフレームのプリアンブルフィールドの１バイトは、エンコーディング中にパケットデリミッターの開始（ＳＰＤ）の記号によって置き換えられる。さらに、パケット間ギャップ（ＩＰＧ）は、ギャップのそれぞれのアイドル記号が１セットの２つのコードに変換されるようにエンコードされる。したがって、新たなフレームまたはミニフレームのタイミングに依存して、チャネルのミニフレームがおそらく最初のプリアンブルバイトを失う。これはアイドル（すなわち、第２アイドリングコード）の送信を終了する必要ゆえである。チャネルが１プリアンブルバイトしか有さず、アイドル延長にそのプリアンブルバイトを奪われた場合、チャネルはＳＰＤ記号によって置き換えられ得るプリアンブルバイトを有さない。この問題に対する１つの解決法は、アイドル記号がそのプリアンブルを犠牲にする複数のコードを必要としないように、コーディング方式を変更することである。別の解決法は、ＭＡＣによって生成されるプリアンブルのサイズを８（またはそれより多い）バイトにまで大きくすることである。しかしながらその他の解決法が当業者によって認識され得る。

【００６０】

本発明の１実施形態（例えば、図２の実施形態）を実施することによるまた別の影響は、複数チャネル間でＩＰＧ（通常最小で１２バイトである）を分配するときに生じる。図２の実施形態において、例えば、最小サイズのＩＰＧによって、３バイトの各チャネルの、ミニフレーム間ギャップを生じる。現在のコーディング方式によって、３バイト／コードまでのパケットデリミッターの終了（ＥＰＤ）が可能になる。それ故、最大サイズＥＰＤが最小サイズＩＰＧと共に使用される場合、チャネルは同期を取るべきいかなるアイドルコードも受信し得ない。この状況に対する解決法の中には、１つのコードのみ、またはせいぜい２つのコードからなるＥＰＤの使用がある。別の解決法は、最小ＩＰＧのサイズを大きくすることである。

【００６１】

コレクタによるチャネルの同期化を助けるために、本発明の１実施形態において、いくつかの列挙されたアイドル記号が適用される。これらの記号はアイドル１、アイドル２、・・・、アイドルＮとして表され得る。異なるアイドル記号の

数はコーディング方式によって制限され得るが、６４の範囲または１２８の範囲ですら、本発明の別の実施形態において考慮に入れられる。例えば、同じアイドル記号が複数チャネルのそれぞれを介して伝送され、そしてそれぞれのＭＡＣフレームとともに変化する。それ故、第１ＭＡＣフレームと第２ＭＡＣフレームの間のＩＰＧはアイドルＸで印付けされ得、第２と第３フレームの間のＩＰＧはアイドルＸ＋１などで印付けされ得る。

【００６２】

さらに、各フレームおよびミニフレームの初めと終わりを効果的に区切るために、デリミッターのさらなるセットが本発明の１実施形態において適用される。本実施形態において、パケットデリミッターの開始（ＳＰＤ）およびパケットデリミッターの終了（ＥＰＤ）は、ディストリビュータにてＭＡＣ層から受信された各パケットの初めと終わりにそれぞれ挿入される。それ故、ＳＰＤおよびＥＰＤ記号は、既存のイーサネット（Ｒ）アーキテクチャと同様に使用され得る。ミニフレームデリミッターの開始（ＳＭＤ）およびミニフレームデリミッターの終了（ＥＭＤ）と呼ばれ得る新たなデリミッターのセットが、ＳＰＤまたはＥＰＤ記号で印付けされないミニフレームのそれぞれの初めと終わりを印付けするために使用される。それ故、いずれのチャネルでパケットが開始または終了するかにかかわらず、パケットを開始するミニフレームは、ＳＰＤコードで開始し、パケットを完了するミニフレームはＥＰＤコードで終了する。その他のミニフレームは、ＳＭＤコードで開始し、ＥＭＤコードで終了する。

【００６３】

図３Ａ～３Ｂは、本発明の１実施形態において、複数のチャネルを介してパケットを伝送する１方法およびパケットを受信する１方法を示すフローチャートである。図３Ａ～３Ｂが示す方法を実施するために、上述のようなイーサネット（Ｒ）インターフェースデバイスは、４つの論理チャネルを介して各パケットをストライピングすることによって、約１０Ｇｂｐｓのスループットでそれぞれの方向にデータを伝送および受信するように構成される。

【００６４】

状態３００は、図３Ａの開始状態である。状態３０２は、アイドル状態であり

、ＭＡＣ層またはモジュールからイーサネット（Ｒ）インターフェースデバイスのディストリビュータに流れるパケットデータの欠如によって特徴付けられる。ディストリビュータは、４つのチャネルのそれぞれに、適切なアイドル記号またはバイトを伝送することによって、アイドル状態を示す。しかしながら、特に、ディストリビュータは、同じアイドル記号をそれぞれのチャネルのＰＣＳに送信し、ここでアイドル記号はいくつかの異なる記号の中の１つである。概して、同じアイドル記号が、同時にそれぞれのチャネルで送信されるが、いずれの記号がそれぞれのアイドル時間中に送信されるかを変えることによって、受信側のイーサネット（Ｒ）インターフェースデバイスのコレクタは、より容易にチャネルの同期を取ることができる。ＰＣＳによってそれぞれのアイドル記号が受信されると、ＰＣＳは１０ビットコードとして記号をエンコードし、適切なイーサネット（Ｒ）媒体を介して合図するためにその記号を転送する。

【００６５】

状態３０４において、ディストリビュータはＭＡＣからのパケットの受信を開始する。ディストリビュータは、ＴＸ＿ＥＮ信号ラインの状態の変化によって、パケットの開始を検出し得る。この実施形態において、ＭＡＣとディストリビュータとを連結するインターフェースは、３２データビット幅であって、したがって、約１０Ｇｂｐｓの速度で１度に４バイトまでを送達する。それ故、この実施形態において、４バイトのセットがＭＡＣから受信される毎に、１バイトがチャネルを介して伝送され得る。

【００６６】

状態３０６において、ディストリビュータは、エンコーディングのためにそれぞれのチャネルのミニフレームの第１バイトをＰＣＳに送信する。

【００６７】

状態３０８において、それぞれのＰＣＳは、特定のコードで第１バイトをエンコードする。特に、全体のパケットの第１バイトは、いずれのチャネルまたはミニフレームにまたがっているにもかかわらず、受信局によって理解されるコードに変換されて、新たなパケットの開始を示す。その他のチャネルの開始バイトは、（異なるコードで）同様にエンコードされて、新たなミニフレームの開始バイ

トとしてそのステータスを示す。

【００６８】

状態３１０において、パケットの残りは、ディストリビュータによって受信され、それぞれのチャネルに（ラウンドロビン方式で）１度に１バイトずつ分配され、エンコードされ、伝送される。

【００６９】

状態３１２において、パケットの最後のバイトを含む、４つのミニフレームの最後のバイトはまた、エンティティを受信することによって認識される特定コードに変換される。特に、パケットの最後のバイトを運搬しない各ミニフレームの最後のバイトは、第１終了コードでエンコードされ、全体のパケットの最後のバイトがその他の特有のコードでエンコードされる。次いで例示されたプロシージャは、状態３１４で終了する。

【００７０】

図３Ｂにおいて、図３Ａのプロシージャで送信されたパケットを受信する１プロシージャが示される。図３Ｂにおいて、状態３５０は開始状態である。状態３５２は、アイドル状態であり、これは、図３Ａに示されたパケットを伝送するために使用されたイーサネット（Ｒ）媒体と同じイーサネット（Ｒ）媒体に連結された受信側エンティティのコレクタが、媒体を介してパケットを受信しないことを意味する。特に、コレクタが通信チャネルの同期を取ることができない限り（例えば、４つのチャネルのそれぞれで少なくとも１つ同じアイドルコードを受信する）、コレクタはあたかもどんなトラフィックも受信していないかのように動作し得る。

【００７１】

しかしながら、状態３５４において、コレクタは、４つのチャネルすべてで同じアイドルコードを検出することによってチャネルの同期を取り得る。先に記載したように、弾性バッファは１つ以上のチャネルで採用され得、チャネルのスキューまたは他の伝搬の遅れを補償する。コレクタは同期を取り、次に、それぞれのチャネルが１つのパケットの部分の送達を開始することを待つ。

【００７２】

状態３５６において、受信デバイスにおけるそれぞれのチャネルのための物理的コーディングサブ層は、伝送側エンティティから送信されるミニフレームの第１コードを受信する。それぞれのミニフレームの第１コードは、上に記載したように、それぞれのコードに特有のコードによって認識される。いずれのチャネルでパケットの第１バイトが受信されるかを決定することによって、コレクタは、パケットの残りのバイトを、（ラウンドロビン方式で）読み出す適切な順序を決定し得る。

【００７３】

それ故、状態３５８～３６０において、コレクタはそれぞれのチャネルで１度に１バイトを受信し、それを適切な順序でＭＡＣに転送する。したがって、パケットのコンテンツは、送信側のＭＡＣによってディスパッチされた順序と同じ順序で受信側のＭＡＣに到達する。

【００７４】

状態３６２において、それぞれのミニフレームの最後のバイトおよびパケットの最後のバイトは、それらの特有のコードによって認識される。例えば、ちょうど送信側イーサネット（Ｒ）インターフェースデバイスにあるＰＣＳモジュールが、アイドル記号の代わりに終了デリミッターを構築するように、受信デバイスのＰＣＳモジュールは、終了デリミッターをアイドル記号に戻すように変換し得る。説明されたプロシージャは次いで、状態３６４で終了する。

【００７５】

図４は、本発明の１実施形態における、図２の１０ＧＭＩＩ２０２にわたる、６４バイトの長さ（例えば、６０データバイトプラス４ＣＲＣ（周期的冗長検査）バイト）のパケットの伝送、その後の、６５バイトの長さの複数のパケットの伝送を示す。図４で示されるその他の３つのバスは、クロックバス、Ｔｒａｎｓｍｉｔ＿Ｅｎａｂｌｅ（ＴＸ＿ＥＮ）／Ｒｅｃｅｉｖｅ＿Ｄａｔａ＿Ｖａｌｉｄ（ＲＸ＿ＤＶ）バス、そしてＶａｌｉｄ（ＶＬＤ）バスである。当業者であれば理解するように、ＴＸ＿ＥＮバスは、ＭＡＣ層と、パケットを伝送する第１ネットワークエンティティにあるディストリビュータとを連結し、ＲＸ＿ＤＶバスは、ＭＡＣ層と、パケットの受信側にある第２ネットワークエンティティにあるコ

レクタとを連結する。衝突およびキャリア感知信号は、全二重モードで動作するため、例示された実施形態に含まれない。

【００７６】

双方向に動作するＶＬＤバスは、ＭＡＣモジュール２００からディストリビュータ２０４に、またはコレクタ２０６からＭＡＣモジュール２００に、データバス（例えば、１０ＧＭＩＩ２０２）を介して転送される有効なバイト数を示す。ＶＬＤバスは、（データ転送の方向に依存する）ＴＸ＿ＥＮバスまたはＲＸ＿ＤＶバスの状態と共にその状態を解釈することによって、二本のラインの幅に制限され得る。特に、データバスについての以下の記載からよりよく理解されるように、ＶＬＤバス上の非０値は、ＴＸ＿ＥＮまたはＲＸ＿ＤＶがアサートされる場合有意義である。これらのバスのいずれかがアサートされる場合、ＶＬＤバス上の０値は、４つの有効なバイトがデータバスを移行していることを示す。そうでない場合には、ＶＬＤ上の０値は、データバスがアイドルである（すなわち、データを運搬しない）ことを示す。

【００７７】

１０ＧＭＩＩ２０２では、４バイトが１度に伝達される。それ故、図４における時間t_1において、第１パケットの最初の４つのプリアンブルバイトが送信され、時間t_2において、他の３つのプリアンブルフィールドバイトおよびフレームデリミッターの開始（ＳＦＤ）記号が送信され、時間t_3において、最初の４つのデータバイトが送信され、などである。

【００７８】

図４は、クロック信号の両端のデータの転送を示す。ＴＸ＿ＥＮ／ＲＸ＿ＤＶおよびデータバスと共にＶＬＤバスを検討することによって、ＭＡＣフレームの初めおよび終わりで、ＶＬＤバスがいかに、０値から非０値に移行し、０値に戻り得るかが分かる。

【００７９】

図５Ａ～５Ｄは、図４に示されたフレームの、本発明の１実施形態による別個のチャネルにわたる伝送のための複数のミニフレームへの変換を示す。特に、図４において１０ＧＭＩＩ２０２を介してＭＡＣからディストリビュータに伝達さ

れたデータストリームは、図５Ａ～５Ｄにおいて２ＧＭＩＩ２０８ａ、２０８ｂ、２０８ｃおよび２０８ｄを介して分配される。さらに、２ＴＢＩ２１２ａ、２１２ｂ、２１２ｃおよび２１２ｄは、各ＰＣＳからエンコードされたバイトを配信する。参照のために、（図４における周波数と同じ周波数で動作する）クロック信号、ＴＸ＿ＥＮ／ＲＸ＿ＤＶバスおよびＴＸ＿ＥＲ（伝送エラー）／ＲＸ＿ＥＲ（受信エラー）バスがまた、図５Ａ～５Ｄに示される。

【００８０】

図５Ａ～５Ｄに示されるように、それぞれの２ＧＭＩＩは８ビットの幅であり、そのクロック信号の両端はデータ転送のために使用され、衝突およびキャリア感知信号は、この実施形態が全二重動作であるために省略され得る。パケットデリミッター（ＰＤ）信号は、ＭＡＣフレームの最初と最後のバイトを特定するために、それぞれの方向に（すなわち、ディストリビュータから各ＰＣＳに、そして各ＰＣＳからコレクタに）追加される。それ故、パケットの開始は、ＰＤおよびＴＸ＿ＥＮ信号を上げることによって合図され得、そしてパケットの終了は、同じ信号を下げることによって合図され得る。それぞれの２ＴＢＩは１０ビット長であって、クロック信号の両端は再度データ転送のために使用される。

【００８１】

例示のために、図５Ａ～５Ｄにおいて、バイトを移行する２ＧＭＩＩバスは、図４とはやや異なって示される。具体的には、ＩＰＧコードまたはアイドルは文字「Ｉ」によって表され、ＰＡ（プリアンブル）は文字「Ｐ」、ＣＲＣは「Ｃ」によって示される。これらの文字のそれぞれは、順に増える数によって変更される。それ故、フレームの７つのプリアンブルバイト、４つのＣＲＣバイト、そして種々のアイドル記号が容易に示され得る。

【００８２】

図５Ａ～５Ｄにおける各ミニフレームは、同一のアイドル記号（例えば、第１パケットの前のアイドル１）に先行される。例えば、それぞれの後続のパケットが伝達された後、異なるアイドル記号がパケット間ギャップのために使用される。それ故、図５Ａ～５Ｄの実施形態において、最低４つの異なるアイドル記号が必要なコーディング方式が採択される。

【００８３】

本発明の種々の実施形態のエラー検出および処理能力は、上記アーキテクチャの独創的な特性を利用し得る。例えば、パケットを含むミニフレームは、１バイトより多くは長さが異ならないので、コレクタはミニフレームの長さを比較することによって無効なパケットを検出し得る。さらに、チャネルのスキューが（例えば、特定された最大のスキューの予測によって）制限されるので、チャネルバッファがオーバーフローする場合、チャネルまたは物理的リンクが欠陥を有しているかまたは仕様外であるか、あるいは何らかの他のエラーが生じて、ミニフレームの遅れまたは崩壊がもたらされている可能性がある。

【００８４】

チャネルの同期化エラーは、パケット間で合図されたシーケンス情報（例えば、異なるアイドルコード）を使用して、コレクタによって検出され得る。採用される異なるアイドルコード数が多ければ多いほど、シーケンシングエラーが検出されずに伝えられるためにチャネルで損失または投入されたであろう連続ミニフレームの数も多くなる。十分に多い種々のアイドルコードによって、チャネルバッファは、同期化エラーがデータのフローに影響を及ぼし得る前にオーバーフローし得、それ故に別のレベルのエラー抵抗を提供する。

【００８５】

パケットデータの崩壊をもたらす個々のビットエラーは、コレクタによるミニフレームの再セットみ立て後に、ＭＡＣレベルにて（例えば、ＣＲＣ演算によって）検出および処理される。コーディング違反、フレーミングエラー、不一致エラーなどと関連するその他のエラーは、ＰＣＳレベルにて検出され得る。特に、コレクタで受信されるパケット（例えばミニフレームのセット）毎に、コレクタは、（例えば、それぞれのＰＣＳを介して）任意のパケットのミニフレームを処理する際にエラーが検出されたか否かを通知され得る。それ故、パケットの１つのミニフレームにおけるエラーはパケット全体にその原因を帰する。

【００８６】

チャネル内の複数のミニフレーズの損失または挿入など、コレクタによって検出されないチャネルの同期化エラーは、ＭＡＣによって検出される。これは、チ

ャネルの同期化エラーが、（例えば、フレーミング、コーディング、パリティなど）他のエラーのない非常に多い数のＣＲＣエラーを生じ得るからである。これらのタイプのエラーの回復は、短期間を介してリモートエンドからの伝送を止める、リンク再初期化または８０２．３フロー制御の使用を含み得る。これによってすべてのチャネルが自動的に再度同期を取る。

【００８７】

本発明の実施形態の上記記載は、例示および説明の目的のみのために提示される。本発明の上記記載は、本発明のすべての実施形態を網羅するものではなく、開示される形態に本発明を限定するものではない。多くの変更および改変が当業者にとって明白である。したがって、上記開示は、本発明を限定するものではない。本発明の範囲は、上掲の特許請求の範囲によって規定される。

【図面の簡単な説明】

【図１】

図１は、既存のギガビットインサーネットアーキテクチャに関連して、本発明の１実施形態の機能の概念的な層の構造（ｌａｙｅｒｉｎｇ）を示す図である。

【図２】

図２は、本発明の１実施形態を含むイーサネット（Ｒ）ネットワークインターフェースデバイスの一部のブロック図である。

【図３Ａ】

図３Ａは、本発明の１実施形態による、複数チャネルを介してパケットを分配する１様態を例示するフローチャートである。

【図３Ｂ】

図３Ｂは、本発明の１実施形態による、複数チャネルを介して伝送されるパケットを収集する１様態を例示するフローチャートである。

【図４】

図４は、本発明の１実施形態による、１秒あたり複数ギガビットのインターフェースでの、複数のイーサネット（Ｒ）フレームを含むデータストリームの転送を示す図である。

【図５Ａ】

図５Ａは、本発明の１実施形態による、複数チャネルにわたる、図４のデータストリームの分割を示す図である。

【図５Ｂ】

図５Ｂは、本発明の１実施形態による、複数チャネルにわたる、図４のデータストリームの分割を示す図である。

【図５Ｃ】

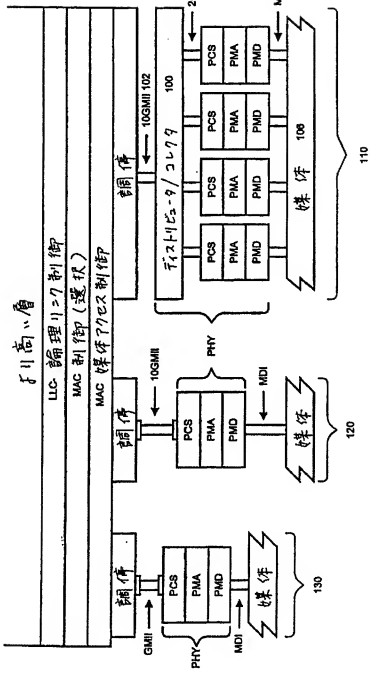
図５Ｃは、本発明の１実施形態による、複数チャネルにわたる、図４のデータストリームの分割を示す図である。

【図５Ｄ】

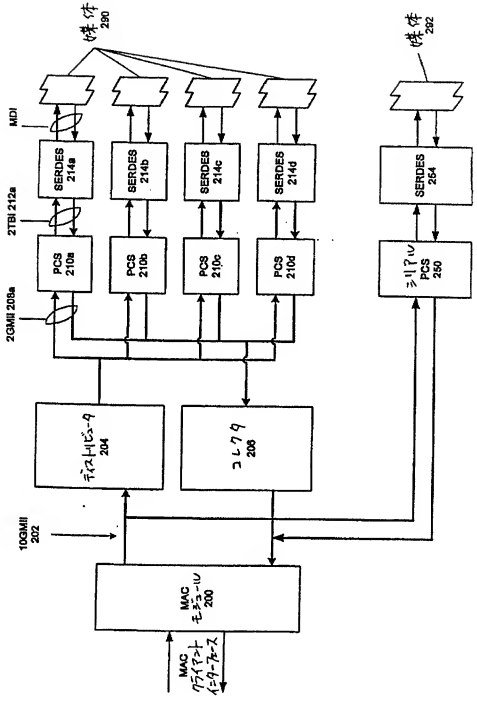
図５Ｄは、本発明の１実施形態による、複数チャネルにわたる、図４のデータストリームの分割を示す図である。

【符号の説明】

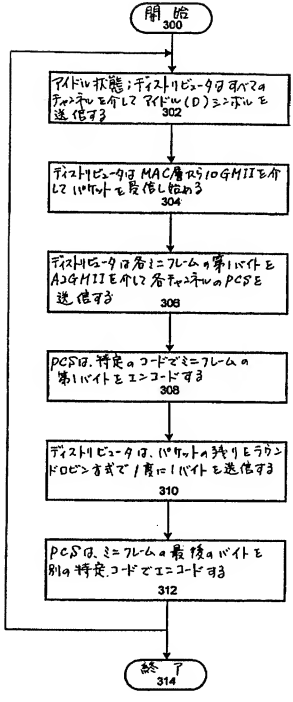
【図１】


より高い層
LLC 調理リンク制御
MAC 制御（選択）
MAC 媒体アクセス制御
調停
10GMII 102
2GMII 104
ディストリビュータ/コレクタ
100
PCS
PMA
PMD
PHY
MDI
媒体
108
110
10GMII
120
GMII
130

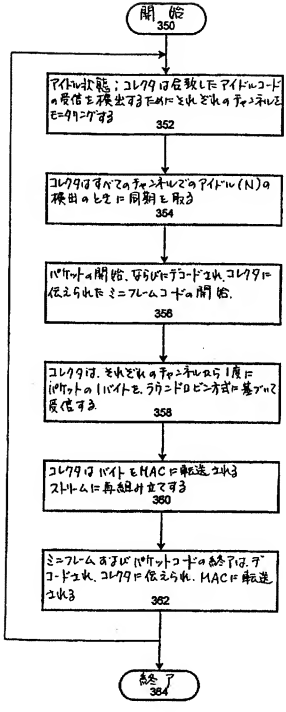
【図２】


媒体
290
媒体
292
MDI
2TBI 212a
2GMII 208a
SERDES 214a
SERDES 214b
SERDES 214c
SERDES 214d
SERDES 254
PCS 210a
PCS 210b
PCS 210c
PCS 210d
ネゴシエイション PCS 250
ディストリビュータ 204
コレクタ 208
10GMII 202
MAC モジュール 200
MAC クライアント インターフェース

【図３Ａ】


開始
300
アイドル状態：ディストリビュータはすべての
チャンネルを介して アイドル(D)シンボルを
送信する
302
ディストリビュータは MAC層から10GMIIを介
して パケットを受信し始める
304
ディストリビュータは各ミニフレームの第1バイトを
AUGMIIを介して 各チャンネルのPCSに
送信する
306
PCSは、特定のコードでミニフレームの
第1バイトをエンコードする
308
ディストリビュータは、パケットの残りをラウン
ドロビン方式で 1度に1バイトを送信する
310
PCSは、ミニフレームの最後のバイトを
別の特定コードでエンコードする
312
終了
314

【図３Ｂ】


開始
350
アイドル状態；コレクタは伝送したアイドルコードの受信を探出するためにそれぞれのチャンネルをモニタリングする
352
コレクタはすべてのチャンネルどのアイドル(N)の検出のときに同期を取る
354
バケットの開始、ヘッダにデコードされ、コレクタに伝えられたミニフレームコードの開始.
356
コレクタは、それぞれのチャンネルから1度にバケットの1バイトを、ラウンドロビン方式に基づいて受信する
358
コレクタはバイトをMACに転送されるストリームに再組み立てする
360
ミニフレームまたはバケットコードの終了は、デコードされ、コレクタに伝えられ、MACに転送される
362
終了
364

【図4】

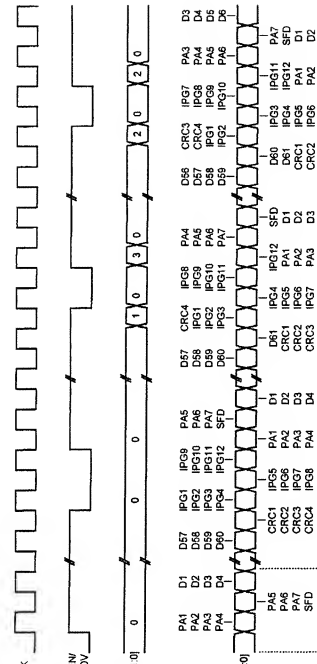
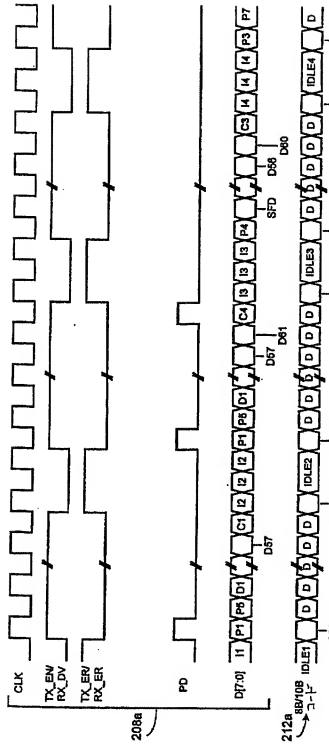
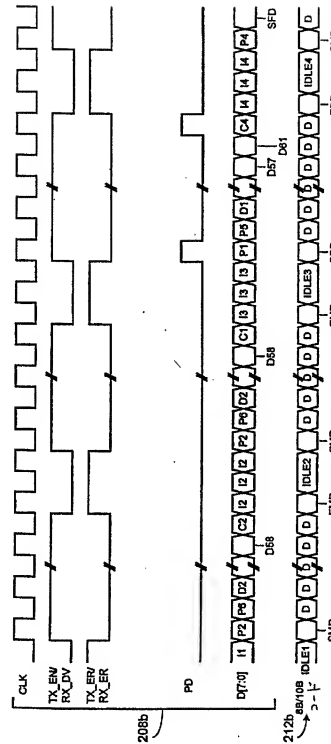


FIG. 4

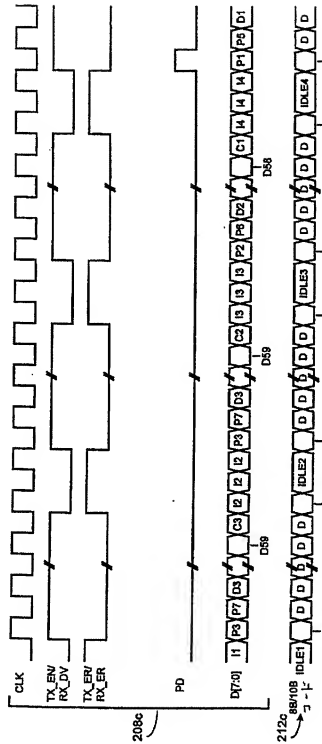
【図５Ａ】


CLK
TX_EN/RX_DV
TX_ER/RX_ER
208a
PD
D[7:0]
212a
GB/10B コード
IDLE1
IDLE2
IDLE3
IDLE4
SPD
EMD
EPD
SMD
D57
D61
D56
D60
チャネル 1

【図５Ｂ】

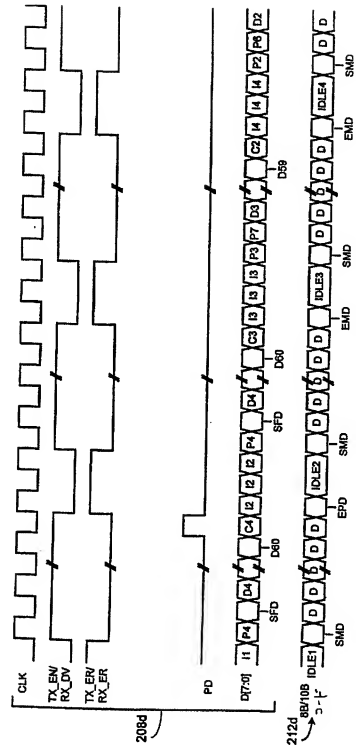

CLK
TX_EN/
RX_DV
TX_ER/
RX_ER
208b
PD
D[7:0]
212b
8B/10B
コード
SMD
EMD
SPD
EPD
SFD
D58
D61
D57

【図５Ｃ】



チャネル３

【図５Ｄ】


CLK
TX_EN/
RX_DV
TX_ER/
RX_ER
208d
PD
D[7:0]
212d
85/108
コード
I1
P4
D4
C4
I2
P4
D4
C3
I3
P3
P7
D3
C2
I4
P2
P6
D2
IDLE1
IDLE2
IDLE3
IDLE4
D
SFD
D60
D59
SMD
EPD
EMD

フィグ 4

【国際調査報告】

INTERNATIONAL SEARCH REPORT

Intern nal Application No
PCT/US 00/13584

A. CLASSIFICATION OF SUBJECT MATTER
IPC 7 H04L12/413

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED
Minimum documentation searched (classification system followed by classification symbols)
IPC 7 H04L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)
EPO-Internal, WPI Data, PAJ, INSPEC

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
P,X	GB 2 332 128 A (ADVANCED MICRO DEVICES INC) 9 June 1999 (1999-06-09)	1-6, 9-11,16, 17, 20-24, 26,28, 30-38
P,A	page 5, line 5 -page 10, line 26	7,8, 12-14, 18,25, 27,29,39

-/—

[X] Further documents are listed in the continuation of box C.

[X] Patent family members are listed in annex.

* Special categories of cited documents :
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier document but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
17 January 2001	26/01/2001
Name and mailing address of the ISA European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax: (+31-70) 340-3016	Authorized officer RAMIREZ DE AREL.., F

Form PCT/ISA/210 (second sheet) (July 1992)

INTERNATIONAL SEARCH REPORT

Inter nal Application No
PCT/US 00/13584

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT

Category °	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 5 438 571 A (CROUCH SIMON E ET AL) 1 August 1995 (1995-08-01)	1,3,4,6, 9,10,16, 17, 20-23, 26,28, 30,31, 33,34,38
A	column 4, line 9 -column 6, line 63	2,5,7,8, 11-14, 18,24, 25,27, 29,32, 35,39
	column 11, line 32 -column 14, line 19	
X	US 5 640 605 A (JOHNSON HOWARD W ET AL) 17 June 1997 (1997-06-17)	1,3,4,9, 10,16, 17, 20-23, 30,31,33
A	column 3, line 35 -column 5, line 41	2,5,6, 11-14, 18, 24-26, 28,32, 34,38,39
A	ZIMMERMAN C ET AL: "TRUNKING BRANCHES OUT" DATA COMMUNICATIONS,US,MCGRAW HILL. NEW YORK, vol. 27, no. 18, December 1998 (1998-12), pages 62-66,68-69, XP000669883 ISSN: 0363-6399 the whole document	

Form PCT/ISA/210 (continuation of second sheet) (July 1992)

INTERNATIONAL SEARCH REPORT

...ormation on patent family members

Inter... nal Application No
PCT/US 00/13584

Patent document cited in search report		Publication date	Patent family member(s)		Publication date
GB 2332128	A	09-06-1999	US 6081523 A		27-06-2000
			JP 11187051 A		09-07-1999
US 5438571	A	01-08-1995	US 5550836 A		27-08-1996
			JP 7321839 A		08-12-1995
			US 5598406 A		28-01-1997
			CA 2101860 A		07-05-1994
			EP 0596523 A		11-05-1994
			EP 0714191 A		29-05-1996
			JP 6216925 A		05-08-1994
			US 5583872 A		10-12-1996
US 5640605	A	17-06-1997	AU 3366995 A		22-03-1996
			EP 0777876 A		11-06-1997
			WO 9607132 A		07-03-1996

Form PCT/ISA/210 (patent family annex) (July 1992)

フロントページの続き

(81)指定国 EP(AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GW, ML, MR, NE, SN, TD, TG), AP(GH, GM, KE, LS, MW, SD, SL, SZ, TZ, UG, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, CA, CH, CN, CR, CU, CZ, DE, DK, DM, DZ, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, NO, NZ, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TR, TT, TZ, UA, UG, UZ, VN, YU, ZA, ZW

(72)発明者 ヘンデル，アリエル
アメリカ合衆国 カリフォルニア 95014，キュパーティーノ，ニューキャッスルドライブ 7537

Fターム(参考) 5K032 AA02 AA09 CA06 CC10 CC11 CC13 DA11 DB18
5K033 AA02 AA09 CA06 CB14 CB15 DB11